# Облікова картка ДіР

## I. Загальні відомості

**Державний обліковий номер:** 0216U007483

**Державний реєстраційний номер:** 0115U002326

**Особливі позначки:** відкрита

**Дата реєстрації:** 19-12-2016

## II. Етап виконання ДіР

**Номер етапу:** 1

**Назва етапу:** Розробка нового методу і засобів відображення алгоритмів обробки відеоданих в систему на ПЛІС. Розробка методики проектування віртуальних модулів для конвеєрної обробки відеоданих. Розробка методики проектування паралельної системи з конвеєрних віртуальних модулів та керуючих мікропроцесорів. Розробка САПР високопродуктивних віртуальних модулів для ПЛІС. Розробка блоку вводу і обробки відеоданих системи магнітно-порошкової діагностики.Розробка автоматизованої системи магнітно-порошкової діагностики з оптичним розпізнаванням дефектів.Розробка системи технічного зору для відеоспостереження.

**Початок етапу:** 01.2015

**Закінчення етапу:** 12.2016

**Вид звітного документа:** Остаточний звіт

## III. Відомості про виконавця ДіР

**Повне найменування юридичної особи (або ПІБ фізичної особи):** Факультет інформатики та обчислювальної техніки Національного технічного університету України "КПІ"

**Код за ЄДРПОУ:** 24571500

**Місцезнаходження:**

**Форма власності:**

**Сфера управління:** Міністерство освіти і науки України

**Ідентифікатор ROR:** Не застосовується

**Розмір організації:**

**Телефон:** 204-93-37

## IV. Відомості про співвиконавців ДіР

## V. Відомості про замовника ДіР

**Повне найменування юридичної особи (або ПІБ фізичної особи):** Міністерство освіти і науки України

**Код за ЄДРПОУ:** 38621185

**Місцезнаходження:** просп. Перемоги, 10, м. Київ, Київська обл., 01135, Україна

**Форма власності:**

**Сфера управління:** Кабінет Міністрів України

**Ідентифікатор ROR:** Не застосовується

**Розмір організації:**

**Телефон:** 380444813221

## VI. Джерела, напрями та обсяги фінансування ДіР

**Підстава для проведення ДіР:** 34 - договір (замовлення) з центральним органом виконавчої влади, академією наук (головними розпорядниками бюджетних коштів на проведення НДДКР)

**Напрям фінансування:** 2.2 - прикладні дослідження і розробки

### Джерела фінансування

**7713 - кошти держбюджету**

**Код програмної класифікації видатків і кредитування (КПКВК):** 2201040

| |
|---|
| **Фактичний обсяг фінансування (тис. грн.):** 466.36 |

## VII. Відомості про ДіР

### Назва роботи українською:

Створення засобів проектування та розробка на їх основі високопродуктивних процесорів систем технічного зору

### Назва роботи англійською:

Creation of design tools for high-performance datapaths and development of the machine vision processors.

### Реферат українською:

Розроблена система технічного зору, яка виконує стиснення зображення з широким динамічним діапазоном (ШДД) до сигналу з динамічним діапазоном 48 дб без втрат чіткості як у світлих, так і темних місцях та без артефактів і має помірні апаратні витрати при реалізації в програмованих логічних інтегральних схемах (ПЛІС). Вибрано алгоритм Retinex стиснення ШДД-зображення на основі білатеральної функції локальної яскравості. Розроблено бібліотеку віртуальних модулів для створення систем технічного зору різної складності на базі ПЛІС. Розроблено ядро мікропроцесора RISC-ST2, яке орієнтоване на обробку послідовних потоків даних у ПЛІС. Встановлено, що, завдяки використанню модернізованого алгоритму Retinex, покращується чіткість деталей, особливо на яскравих ділянках зображення.

### Реферат англійською:

The vision system for the high dynamic range (HDR) video signals is developed. The system performs the HDR image compression to the signal with dynamic range of 48 dB without loss of sharpness in the light and dark areas and no artifacts, and has moderate hardware costs when it is implemented in FPGA. The Retinex compression algorithm based on the bilateral function is considered. A simplified HDR compression algorithm is proposed, that uses the intelligent image analysis of local characteristics instead of the bilateral function. The intellectual property core (IP core) library for the different vision systems is developed. The IP cores have the minimized hardware costs, high bandwidth and unified interface. The microprocessor RISC-ST2 IP core is developed, which is focused on the sequential data stream processing. It was found that detail visibility is improved especially in bright areas of the image due to the use of the modernized Retinex algorithm.

**Індекс УДК:** 510.5, 004.383

**Коди тематичних рубрик:** 27.03.17

### Керівники роботи

**Власне Прізвище Ім'я По-батькові:** Сімоненко Валерій Павлович

**Науковий ступінь:**

**Вчене звання:**

**Ідентифікатор ORCID ID:**

### Додаткова інформація:

## VIII. Наукова (науково-технічна) продукція (НТП)

**Назва НТП українською:** Засоби проектування та розробка на їх основі високопродуктивних процесорів систем технічного зору

**Назва НТП англійською:** design tools for high-performance datapaths and development of the machine vision processors.

**НТП, яку передбачалося створити:**

**Причини, через які НТП не було створено:**

**Отримані результати:** програмно-технологічна документація

**Галузь застосування:** 30.02.1 - Виробництво комп'ютерів, 32.10.1 - Виробництво інтегральних схем.

**Реєстраційний номер картки технології:**

**Опис НТП:** Розроблена система технічного зору, яка виконує стиснення зображення з широким динамічним діапазоном (ШДД) до сигналу з динамічним діапазоном 48 дб без втрат чіткості як у світлих, так і темних місцях та без артефактів і має помірні апаратні витрати при реалізації в програмованих логічних інтегральних схемах (ПЛІС). Вибрано алгоритм Retinex стиснення ШДД-зображення на основі білатеральної функції локальної яскравості. Запропоновано спрощений алгоритм стиснення ШДД-зображення, який замість білатеральної функції використовує функцію аналізу локальних характеристик зображення. Розроблено бібліотеку віртуальних модулів для створення систем технічного зору різної складності на базі ПЛІС. Модулі бібліотеки мають мінімізовані апаратні витрати, велику пропускну здатність та уніфікований інтерфейс. Вони розраховані на частоту слідування пікселів до 150 МГц при реалізації у ПЛІС фірми Lattice та удвічі більшу - у ПЛІС фірм Altera, Xilinx. Запропоновано аналітичний метод синтезу конвеєрних обчислювачів на основі п

**Соціально-економічна спрямованість НТП:**

**Вплив НТП на довкілля:**

**Впровадження НТП:** Не впроваджено

**Практична реалізація НТП**

**Початок етапу:** -

**Закінчення етапу:**

**Споживачі продукції:** -

**Перспективні ринки:** -

**Характер співробітництва з інвестором**

**Потрібний обсяг інвестицій, тис. грн.:** 900

**Права, що надаються інвестору після завершення роботи:**

**Наявність бізнес-плану:** Ні

**Техніко-економічне обгрунтування:** Ні

**Потенціальний обсяг продажу, тис. грн.:** 800

**Очікуваний термін окупності (років):** 2

**Додаткова інформація:** Випуск продукції

## IX. Бібліографічний опис

1. Sergiyenko A., Maslennikowa N. Scheduling of synchronous dataflow graphs for datapath synthesis // Zeszyty Naukowe Wydzialu Elektroniki i Informatyki. Poland: Wyd. Uczelniane Politechniki Koszali?skiej. 2015. No. 8. P. 53 60. ISSN 1897-7421. 2. Сергієнко А.М., Сімоненко В.П. Складання розкладу для графів синхронних потоків даних // Системні дослідження та інформаційні технології. 2016. №1. С. 51 62. ISSN: 2308-8893. Режим доступу: http://journal.iasa.kpi.ua/article/view/55480/60825. 3. Сергиенко А.М., Симоненко В.П., Симоненко А.В. Улучшенный алгоритм назначения для планировщиков заданий в неоднородных распределенных вычислительных системах // Системні дослідження та інформаційні технології. 2016. №2. С. 20 35. ISSN: 2308-8893. Режим доступу: http://journal.iasa.kpi.ua/article/view/74674/70073. 4. Симоненко В.П., Сергиенко А.М., Симоненко А.В. Динамическое распределение работ по ресурсам в неоднородной системе с ограничениями реального времени // Системні дослідження та інформаційні технології. 2016. № 3. С. 61 68. ISSN: 2308-8893. 5. Сергієнко А.М., Кліменко І.А., Сергієнко П.А. (студент). Реконфігурована багатопроцесорна обчислювальна система на ПЛІС // Вісник НТУУ "КПІ". Інформатика, управління та обчислювальна техніка: Зб. наук. пр. - К.:Век+, - 2016. - № 64. ISSN 0135-1729. С. 42-45. 6. Sergiyenko A., Serhienko A. (аспірантка). Modules for Pipelined Mixed Radix FFT Processors.// International Journal of Reconfigurable Computing.-2016.- P. 1-7. 7. Sergiyenko A., Maslennikowa N. Tunable Infinite Impulse Response Filters in FPGA // Zeszyty Naukowe Wydzialu Elektroniki i Informatyki. Poland: Wyd. Uczelniane Politechniki Koszalinskiej. 2016. No.9. P. 43 50. ISSN 1897-7421. 8. Сергієнко А.М., Сергієнко А.А. (студентка), Сімоненко А.В. Набір модулів для швидкого перетворення Фур'є // Праці 1 міжнародної конференції InfoCom'2015, 24-25 листопада 2015 р. К.:НТУУ "КПІ", ВПІ "Політехніка".-2015. С. 52-53. 9. Сергієнко А. М., Лепеха В. Л., Сімоненко А. В. Стиснення зображень з широким динамічним діапазоном у реальному часі // Праці 3 міжнародної конференції InfoCom'2016, 1 - 2 грудня 2016 р. К.:НТУУ "КПІ", ВПІ "Політехніка". - 2016. С. 54 55. 10. Сергієнко А. М., Сергієнко А.А. (аспірантка). Методика проектування цифрових фільтрів з застосуванням VHDL // Праці 3 міжнародної конференції InfoCom'2016, 1 - 2 грудня 2016 р. К.:НТУУ "КПІ", ВПІ "Політехніка". - 2016. С. 56 57. 11. Дрегало Т. (аспірант), В. П. Сімоненко. Система аутентифікації підвищеної надійності [Електронний ресурс] // Праці 2 міжнародної конференції InfoCom'2016, 1 - 3 червня 2016 р. К.:НТУУ "КПІ", ВПІ "Політехніка". - 2016. - Режим доступу: http://iconfs.net/infocom2016/systema-autentyfikatsiyi-pidvyschenoyi-nadijnosti. 12. Дрегало Т. (аспірант), В. П. Сімоненко. Децентралізована система управління в системах типу Smart Home. // Праці 3 міжнародної конференції InfoCom'2016, 1 - 2 грудня 2016 р. К.:НТУУ "КПІ", ВПІ "Політехніка". - 2016. С. 24 27.

## X. Заключні відомості

**Керівник юридичної особи** Павлов Олександр Анатолійович
д. т. н., 05.13.06

**Перелік осіб-виконавців**

Лепеха Володимир Львович

Сергієнко Анатолій Михайлович

**Відповідальний за підготовку облікових документів**

**Телефон**

**Реєстратор**

**Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності**

