Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0419U002104

Особливі позначки: відкрита

Дата реєстрації: 16-04-2019

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Борецький Тарас Романович
2. Boretskyy Taras R.

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 05.13.05

Назва наукової спеціальності: Комп'ютерні системи та компоненти

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 29-03-2019

Спеціальність за освітою: Безпека інформаційних і комунікаційних систем

Місце роботи здобувача: Національний університет "Львівська політехніка"

Код за ЄДРПОУ: 02071010

Місцезнаходження: вул. С. Бандери, 12, м. Львів, Львівська обл., 79013, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д 35.052.08

Повне найменування юридичної особи: Національний університет "Львівська політехніка"

Код за ЄДРПОУ: 02071010

Місцезнаходження: вул. С. Бандери, 12, м. Львів, Львівська обл., 79013, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Національний університет "Львівська політехніка"

Код за ЄДРПОУ: 02071010

Місцезнаходження: вул. С. Бандери, 12, м. Львів, Львівська обл., 79013, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 20.55.01

Тема дисертації:

1. Розробка та реалізація методів обчислення елементарних функцій на основі програмних та апаратних засобів

2. Development and implementation of methods for elementary functions calculation on the basis of software and hardware

Реферат:

1. Дисертаційна робота присвячена удосконаленню методів обчислення елементарних функцій, які на сьогоднішній день використовуються переважно у цифрових апаратних засобах напівпровідникової техніки. Основні завдання в дослідженні полягали у підвищенні швидкодії алгоритмів шляхом оптимізації використовуваних структур для досягнення нижчих значень латентності (і, відповідно, кількості тактів), а також покращення показників ресурсоємності при реалізації алгоритмів за допомогою апаратних засобів. Запропоновані методи були реалізовані як на програмному рівні для процесорних архітектур різного рівня складності, так і з допомогою програмованих логічних інтегральних схем, що, в свою чергу, дозволяє здійснити портування розроблених методів у інтегральну схему. Описані пропоновані методи, способи їх одержання та представлення у вигляді схем та графіків. Показано переваги та слабкі місця методів, що виникають чи можуть виникнути в тій чи іншій конфігурації кінцевого обладнання чи готового продукту.

Подано способи, за допомогою яких стає можливим прискорити або спростити існуючі методи обчислень, підвищивши їх швидкодію чи зменшивши латентність та ресурсоємність. Описано процес виведення залежностей та формул. Наведено блок-схеми алгоритмів, гістограми розподілу результатів. Запропоновані нові підходи та шляхи обчислення функцій, наведені їх логічні схеми та здійснено зіставлення точності обчислень залежно від складності реалізації вибраного методу. Значну увагу приділено методу CORDIC, за допомогою якого можна обчислювати такі функції, як: синус, косинус, тангенс, експоненту, квадратний корінь, гіперболічні та обернені тригонометричні функції. Враховуючи, що найбільший інтерес із представлених функцій становить обчислення синуса та косинуса, під час практичної реалізації методів залежно від контексту поставленої задачі для демонстрації роботи використовуються саме ці функції. При використанні класичних методів точність обчислень залежить від розрядності операндів та кількості здійснених ітерацій. При невеликих кількостях ітерацій всі вхідні та вихідні значення можна задавати у вигляді таблиці, розміщеної в пам'яті. Також враховуємо, що у переважній більшості пристроїв доступним є деякий, хоч і незначний обсяг пам'яті, який можна використати для прискорення роботи більшості методів. Причому ефект буде відчутним і у випадку, якщо обсяг виділеної пам'яті становить сотні чи навіть десятки байт (оперативної чи флеш пам'яті у випадку використання мікроконтролера). Автором запропоновано нові методи знакозмінного та беззнакового перекодування вхідного аргументу, які дають змогу гнучко змінювати обсяг пам'яті, число ітерацій і, відповідно, апаратні затрати. Здійснюється апаратна реалізація розглянутих методів на платформах ПЛІС. Аналізується доступна на сьогодні апаратна база для їх імплементації від виробників Intel (Altera) та Xilinx. Розглянуті особливості вибраних ПЛІС, специфіка апаратної реалізації алгоритмів, зокрема, вплив архітектури та інтегрованих блоків ПЛІС на функціональність реалізованих методів. Наведені схеми пропонованих алгоритмів на рівні регістрових передач та вентильного рівня на етапі їх розміщення (фітінгу) в кристалі. Розглянуто способи оптимізації алгоритмів в умовах використання конкретної платформи та залежно від версії та налаштувань середовищ розробки. Наведені результати імплементації методів безпосередньо в ПЛІС з оцінкою їх вихідних характеристик, таких, як максимальна тактова частота, ресурсоємність та енергозатратність. Верифікація коректності функціонування алгоритмів здійснюється як за допомогою імітаційного моделювання, так і після заміру фізичних показників та даних, отриманих в процесі тестування запрограмованої ПЛІС. Значну увагу приділено модифікованому методу знакозмінного перекодування - беззнакове перекодування, в якому всі аргументи приймають лише додатні величини, що дозволяє спростити реалізацію алгоритму та необхідні для цього апаратні ресурси зі збереженням переваг підходу перекодування. Основним параметром, що демонструє переваги пропонованого алгоритму, є латентність, яка оберненопропорційна тактовій частоті та залежить від кількості тактів, необхідних для обчислення функції. Кількість тактів, у свою чергу, може змінюватись завдяки змінам розміру виділеної пам'яті. Порівняння результатів методу перекодування для платформи Xilinx здійснено із пропонованою виробником імплементацією IP бібліотеки CORIDC. Для платформи Intel порівняння здійснювалось із вбудованою мегафункцією.

2. The dissertation is devoted to the improvement of methods for calculating elementary functions, which today are used mainly in semiconductor equipment. The main tasks in the study were to increase the speed of algorithms by optimizing the structures used to achieve lower latency (and, consequently, the number of cycles), as well as improving the resource-intensity indices when implementing algorithms using hardware. The proposed methods were implemented at the software level for processor architectures of different complexity levels, and with the help of programmable logic integrated circuits, which allows the porting of the developed methods to the system on a chip. The advantages and weaknesses of the methods that appear or may arise in one or another configuration of the final equipment or in the final product are shown. The ways in which it is possible to accelerate or simplify existing computational methods, increase their speed, or reduce latency and resource intensity is represented. The process of deducing dependencies and formulas is described. The block diagrams of algorithms, results distribution gistographs are presented. New approaches and ways of calculation of functions are offered, their logic diagrams are represented and the comparison of the accuracy of calculations is carried out depending on the complexity of the implementation of the chosen method. Considerable attention is paid to the

CORDIC method by which one it is possible to compute functions such as sinus, cosine, tangent, exponent, square root, hyperbolic and inverse trigonometric functions. Taking into account that the great interest in the presented functions is the calculation of sinus and cosine in the practical implementation of methods depending on the context of the problem, the functions used to demonstrate the work are done. When we using classical methods, the accuracy of calculations depends on the number of operands and the number of iterations performed. In small quantities of iterations, all input and output values can be set in the form of a table placed in memory. Given that, for the vast majority of devices, some memory, though insignificant, is available, can be used to accelerate the CORDIC method. Moreover, the effect will be noticeable if the volume of allocated memory is hundreds or even dozens of bytes (operating or flash memory in the case of microcontroller). The author proposes a new method for the conversion of the input argument into an alternate, which allows flexible change of the memory for the look-up table and the number of iterations. The hardware implementation of the considered methods on the FPGA platforms is carried out. Analyzed the available hardware base for their implementation from Intel (Altera) and Xilinx manufacturers. The features of selected FPGAs, the specifics of the hardware implementation of algorithms, in particular, the influence of architecture and integrated FPGA blocks on the functionality of the implemented methods are considered. The schemes of the offered algorithms on the level of register gears and the low level at the stage of their placement (fitting) in the crystal are given. The methods of optimization of algorithms in terms of use a specific platform and depending on the version and settings of the development environment are considered. The results of impetence of methods directly in the FPGA with the estimation of their initial characteristics, such as the maximum clock frequency, resource intensity and energy consumption are given. The verification of correctness of algorithms functioning is carried out both by means of simulation modeling, and after measurement of physical indicators and data obtained during the testing of the programmed FPGA. Considerable attention is paid to the modified method of alternating transcoding - unsigned transcoding, in which all arguments take only positive values, allow simplification of the implementation of the algorithm, and necessary hardware resources for this, while preserving the advantages of the transcoding approach. The main parameter demonstrating the advantages of the proposed algorithm is the latency, which is inversely proportional to the clock frequency, and depends on the number of steps required to calculate the function. The number of cycles, in turn, may change due to the change in the size of the allocated memory. Comparison of the results of the undocumented conversion method for the Xilinx platform was carried out with the proposed implementation by the CORIDC IP library. For the Intel prototype, a comparison was made with the built-in megafunction.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Мороз Леонід Васильович

2. Moroz Leonid V.

Кваліфікація: д. т. н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Грига Володимир Михайлович

2. Gryga Volodymyr M.

Кваліфікація: к. т. н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Яцків Василь Васильович

2. Yatskiv Vasyl V.

Кваліфікація: д. т. н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради	Стадник Богдан Іванович
Власне Прізвище Ім'я По-батькові головуючого на засіданні	Стадник Богдан Іванович
Відповідальний за підготовку облікових документів	
Реєстратор	
Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності	Юрченко Т.А.