Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0408U005438

Особливі позначки: відкрита

Дата реєстрації: 18-12-2008

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Сало Андрій Миколайович
2. Salo Andriy Mykolayovych

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 05.13.05

Назва наукової спеціальності: Комп'ютерні системи та компоненти

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 28-11-2008

Спеціальність за освітою: 8.091503

Місце роботи здобувача: Національний університет "Львівська політехніка"

Код за ЄДРПОУ: 02071010

Місцезнаходження: 79013, Україна, м.Львів, вул. С.Бандери, 12

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д 35.052.08

Повне найменування юридичної особи: Національний університет "Львівська політехніка"

Код за ЄДРПОУ: 02071010

Місцезнаходження: вул. С. Бандери, 12, м. Львів, Львівська обл., 79013, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Національний університет "Львівська політехніка"

Код за ЄДРПОУ: 02071010

Місцезнаходження: 79013, Україна, м.Львів, вул. С.Бандери, 12

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 50.09

Тема дисертації:

1. Методи та засоби конфігурування архітектури програмованих спеціалізованих процесорів

2. Methods and tools for programmable dedicated processors architecture configuration

Реферат/анотація:

1. Дисертація присвячена питанням прискорення та спрощення процесу проектування програмованих спеціалізованих процесорів шляхом розробки і практичного використання методів та програмно-апаратних засобів конфігурування їх архітектури. Вперше розроблено конфігуровану модель базової архітектури процесора з підтримкою паралелізму на рівні команд та обґрунтовано можливість синтезу на її основі спеціалізованих пристроїв обробки даних із заданими технічними характеристиками. Запропоновано структуру пристрою виконання умовних команд у базовій архітектурі процесора, який забезпечив виконання алгоритмів з процедурою передачі керування та дозволив прискорити їх виконання. Розроблено метод конфігурування базової архітектури на основі аналізу алгоритму описаного мовою високого рівня та вибору параметрів конфігурування, що дозволяє апаратно відобразити алгоритм роботи програми. Подальшого розвитку набув існуючий метод ефективного планування завантаження паралельних віток процесора, який був розширений для оптимізації виконання інструкцій у розробленій моделі архітектури процесора на основі розподіленого регістрового файлу з динамічним принципом розміщення даних Розроблено та досліджено

систему проектування спеціалізованих процесорів на основі алгоритму, описаного мовою високого рівня.

2. The dissertation is dedicated to the programmable dedicated processors design process improvement by developing and implementing methods and software/hardware tools for processor architecture configuration. New model of basic specialized processor architecture with instruction level parallelism support is developed. Capability to synthesize dedicated processors with given characteristics on the basis of the model is shown. The structure of conditional instruction execution unit for the basic processor architecture is proposed. The unit allows algorithms with control transfer execution with reduced run-time. The new method of basic architecture configuration is developed. The method is based on high-level language defined algorithm analysis and configuration parameters selection, which allows hardware algorithm implementation. The known method of effective concurrent processor branches load planning is improved. It is expanded for the case of instruction execution optimization in proposed model of processor architecture based on distributed register file with dynamic date allocation. The computer-aided design system for dedicated processors synthesis on the basis of high-level language defined algorithm is developed and examined. Variety of devices were implemented on it's basis: discrete cosine transformation, median filtering, image format conversion and others. Advantages of developed devices over known analogues in performance and hardware costs are shown.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Мельник Анатолій Олексійович

2. Melnyk Anatoly Oleksijovych

Кваліфікація: д.т.н., 05.13.13

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Харченко В'ячеслав Сергійович

2. Харченко В'ячеслав Сергійович

Кваліфікація: д.т.н., 20.02.14

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Николайчук Ярослав Миколайович

2. Николайчук Ярослав Миколайович

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради	Стадник Богдан Іванович
Власне Прізвище Ім'я По-батькові головуючого на засіданні	Стадник Богдан Іванович
Відповідальний за підготовку облікових документів	
Реєстратор	
Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності	Юрченко Т.А.