Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0400U000260

Особливі позначки: відкрита

Дата реєстрації: 15-05-2000

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Демида Богдан Адамович

2. Demyda Bogdan Adamovych

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: ні

Шифр наукової спеціальності: 05.13.03

Назва наукової спеціальності: Системи та процеси керування

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 29-12-1999

Спеціальність за освітою: 0642

Місце роботи здобувача: Державний університет "Львівська політехніка"

Код за ЄДРПОУ: 02071010

Місцезнаходження: 79013, Україна, Львів-13, вул. Ст. Бандери, 12

Форма власності:

Сфера управління: Міністерство освіти України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): К 35.052.14

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Державний університет "Львівська політехніка"

Код за ЄДРПОУ: 02071010

Місцезнаходження: 79013, Україна, Львів-13, вул. Ст. Бандери, 12

Форма власності:

Сфера управління: Міністерство освіти України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 28.15.23

Тема дисертації:

1. Архітектура паралельної пам'яті систем керування та цифрової обробки сигналів

2. The architecture of parallel memory in system manages and digital signal processing

Реферат/анотація:

1. Об'єкт дослідження: пристрої паралельної пам'яті систем керування та цифрової обробки сигналів. Мета дослідження: розробка базових структур і компонентів паралельної пам'яті, алгоритмів їх роботи та синтез на їх основі паралельної пам'яті з заданими технічними характеристиками для систем керування та цифрової обробки сигналів. Теоретичні результати і новизна: розроблені базові структури та методика синтезу на їх основі паралельної пам'яті дозволяють формалізувати та автоматизувати процес синтезу паралельної пам'яті. Розроблені структури та алгоритми дозволяють будувати багатопортову пам'ять з часовим розподілом ресурсів та спеціалізовану пам'ять, адаптовану до структури даних і алгоритмів розв'язання задач. Практичні результати і новизна: отримані результати дають можливість синтезу завершених архітектур паралельної пам'яті систем керування та цифрової обробки сигналів з наперед заданими технічними характеристиками, дозволяють зменшити час та вартість проектування, а також покращити ефективність використання обладнання. Сфера використання: однорідні обчислювальні середовища, паралельно-потокові системи, надшвидкі комутатори пакетів даних комп'ютерних мереж.

2. Research subject: parallel memory devices for system manages and DSP. Aim of the research: the design of basic patterns and components of parallel memory, algorithms of their activity and synthesizing of parallel memory with given technical characteristics for control systems and DSP. Theoretical results and novelty: based on the main structures, components and improved methods of construction of the parallel memory architecture, forms of the algorithm presentation for task solving in management and DSP, the technique of structural synthesis of parallel memory with fixed characteristics is offered. Practical results: based on the structural synthesis of parallel memory the opportunity to obtain the accomplished structures of parallel memory managing systems with parameter preset is presented. In the meantime, the time and costs for parallel memory design for managing system and DSP, the equipment costs are reduced, and the efficiency of the used designed equipment is increased. The region of utilizatio n: homogenous computing environments, parallel-stream systems, instantaneous data burst switch for computing network data.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Рашкевич Юрій Михайлович
2. Рашкевич Юрій Михайлович

Кваліфікація: д.т.н., 05.13.03

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Луцків Микола Михайлович

2. Луцків Микола Михайлович

Кваліфікація: д.т.н., 05.13.07

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Опотяк Юрій Володимирович

2. Опотяк Юрій Володимирович

Кваліфікація: к.т.н., 05.13.04

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради Рашкевич Юрій Михайлович

Власне Прізвище Ім'я По-батькові головуючого на засіданні Рашкевич Юрій Михайлович

Відповідальний за підготовку облікових документів

Реєстратор

Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності



Юрченко Т.А.