Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0409U002423

Особливі позначки: відкрита

Дата реєстрації: 28-05-2009

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Каменюка Євген Олександрович
2. Kamenuka Eugene Alexandrovich

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 05.13.05

Назва наукової спеціальності: Комп'ютерні системи та компоненти

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 22-04-2009

Спеціальність за освітою: 8.080401

Місце роботи здобувача: Харківський національний університет радіоелектроніки

Код за ЄДРПОУ: 02071197

Місцезнаходження: 61166, м. Харків, пр. Науки, 14

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д 64.052.01

Повне найменування юридичної особи: Харківський національний університет радіоелектроніки

Код за ЄДРПОУ: 02071197

Місцезнаходження: проспект Науки, 14, м. Харків, Харківський р-н., Харківська обл., 61166, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Харківський національний університет радіоелектроніки

Код за ЄДРПОУ: 02071197

Місцезнаходження: 61166, м. Харків, пр. Науки, 14

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 50.51.19

Тема дисертації:

1. Мультипроцесорні моделі рішення булевих рівнянь великої розмірності

2. Multiprocessor models for solving large Boolean equations systems

Реферат/анотація:

1. Дисертація присвячена питанням значного підвищення швидкодії функціональної верифікації складних проектованих цифрових систем на кристалах. Програмне забезпечення логічного моделювання, виконуване на послідовному комп'ютері, значно поступається за продуктивністю паралельним комп'ютерам або спеціалізованим апаратним рішенням. У роботі удосконалено модель сферичного мультипроцесора PRUS, імплементованого в кристал ASIC. Удосконалено модель і структуру секвенсора, як базового осередку PRUS. Отримано нову модель пристрою керування й систему команд, достатню для паралельного програмування й розв'язання булевих рівнянь на основі мультипроцесора PRUS. Одержала подальший розвиток модель процесу розподілу системи булевих рівнянь між секвенсорами PRUS. Удосконалено модель (System Design Flow) спільного використання сучасних засобів проектування й мультипроцесора PRUS. Розроблено програмне й апаратне забезпечення мультипроцесора, проведено достовірну верифікацію тестування функціональних властивостей мультипроцесора на валідних прикладах систем булевих рівнянь, що мають промисловий і науковий інтерес, з метою оцінювання швидкодії та апаратних витрат на реалізацію проекту;

виконано програмну реалізацію та тестування компілятора для перетворення HDL-опису системи булевих рівнянь у мову машинних кодів мультипроцесора PRUS.

2. This thesis is dedicated to significant increase of performance of functional verification of complex digital systems-on-chip. Logic simulation software which is running on sequential computer is very slow in comparison with parallel computers or customized hardware solutions. In this work, a spherical multiprocessor model of PRUS has been developed. Model and structure of sequencer - basic cell of PRUS - has been developed. New model of control unit was introduced, which is sufficient for parallel programming and Boolean equations solving using PRUS multiprocessor. Boolean equations system distribution process model has been developed. System design flow of collaborative design of PRUS multiprocessor and modern electronic design tools has been improved. The software and hardware of the multiprocessor is developed. The processes of verification and testing using representative benchmarks have been conducted. These benchmarks include scientific and industrial tests of an interest, aimed to analyze performance and hardware expenses. The HDL compiler has been implemented and tested which translates Boolean equation systems into the internal PRUS' assembly language.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Хаханов Володимир Іванович
2. Hahanov Vladimir Ivanovich

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Дербунович Леонід Вікторович

2. Дербунович Леонід Вікторович

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Хажмурадов Манап Ахмадович

2. Хажмурадов Манап Ахмадович

Кваліфікація: д.т.н., 05.13.12

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Іванов Дмитро Євгенійович

2. Іванов Дмитро Євгенійович

Кваліфікація: к.т.н., 05.13.13

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради Бондаренко Михайло Федорович

Власне Прізвище Ім'я По-батькові головуючого на засіданні Бондаренко Михайло Федорович

Відповідальний за підготовку облікових документів

Реєстратор

Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності



Юрченко Т.А.