Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0413U007072

Особливі позначки: відкрита

Дата реєстрації: 17-12-2013

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Альмадхоун Самер Мохамед Махмуд

2. Almadhoun Samer Mohamed Mahmoud

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 05.13.12

Назва наукової спеціальності: Системи автоматизації проектувальних робіт

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 26-11-2013

Спеціальність за освітою: 8.091501

Місце роботи здобувача:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д 64.052.02

Повне найменування юридичної особи: Харківський національний університет радіоелектроніки

Код за ЄДРПОУ: 02071197

Місцезнаходження: проспект Науки, 14, м. Харків, Харківський р-н., Харківська обл., 61166, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Харківський національний університет радіоелектроніки

Код за ЄДРПОУ: 02071197

Місцезнаходження: 61166, м. Харків, пр. Науки, 14

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 50.51

Тема дисертації:

1. Методи пошуку помилок проектування в моделях цифрових пристроїв на мовах опису апаратури

2. Methods of design errors search in HDL-models of digital devices

Реферат/анотація:

1. Об'єкт дослідження - моделі цифрових пристроїв, що подані мовами опису апаратури в системах автоматизованого проектування. Мета дослідження - розробка моделей і методів пошуку помилок проектування в описах цифрових пристроїв, поданих мовами опису апаратури, для істотного зменшення витрат при автоматизованому проектуванні. Методи дослідження - апарати булевої алгебри, теорії автоматів і графів, технічна діагностика і формальна верифікація; засоби автоматизованого проектування цифрових пристроїв. Апаратура - інструментальні засоби системи автоматизованого проектування цифрових систем Active-HDL у середовищі ОС Windows. Теоретичні і практичні результати досліджень - розроблена процедура автоматизації проведення діагностичного експерименту з пошуку помилок проектування в HDL-моделях функціонально-блочного рівня на етапі функціональної верифікації, що дозволяє зменшити час і виключити людський чинник при проведенні діагностичного експерименту, оскільки рішення про перехід до наступного етапу (тобто питання про вибір відповідного алгоритму пошуку) приймається за формальними ознаками. Розроблені методи пошуку помилок проектування в HDL-коді і модифікація середовища

верифікації HDL-моделей інтегровано у систему автоматизованого проектування Active-HDL, що дозволяє скоротити часові витрати на пошук помилок проектування при функціональній верифікації проектів цифрових пристроїв. Наукова новизна - уперше запропоновано метод зворотного простежування для графової моделі HDL-коду, що дозволяє значно підвищити глибину пошуку помилок проектування в умовах неповної специфікації на пристрій, який проектується; удосконалено графову модель HDL-коду та моделі помилок проектування, що дозволяє розширити клас помилок проектування, які виявляються; модифіковано структурний метод пошуку помилок проектування на основі граф-моделей із використанням матриць досяжності і векторів експериментальних перевірок, що дозволяє зменшити область підозрюваних помилок проектування і скоротити час пошуку помилок проектування в HDL-моделях; набув подальшого розвитку метод пошуку помилок проектування на основі словників несправностей із використанням таблиць функцій несправностей і шляхом модифікації середовища верифікації HDL-моделей TestBench, що дозволяє зменшити довжину діагностичного експерименту у процесі пошуку помилок проектування у неструктурованому HDL-коді; набув подальшого розвитку метод пошуку помилок проектування в HDL-моделях кінцевих автоматів, специфікація на які задана у вигляді графа переходів автомата, який дозволяє локалізувати помилки проектування до конкретних умовних операторів в HDL-коді. Результати дисертаційної роботи впроваджені на підприємстві ТОВ "Алдек-КТС" при автоматизованому проектуванні цифрових пристроїв із використанням САПР Active-HDL і системи імітаційного моделювання Riviera™ компанії Aldec Inc. (USA), а також у навчальний процес Харківського національного університету радіоелектроніки.

2. Object of research is: digital device models, represented in hardware description languages in computer-aided design systems. Research scope is: structural and functional methods for design error search in digital. Research techniques are: Boolean algebra apparatus, automata and graph theory, technical diagnostics and formal verification; computer-aided design tools for digital devices. Equipment is: tool software for computer-aided design of digital systems Active-HDL for OS Windows. Theoretical and practical results of the research are: automation procedure of conducting a diagnostic experiment on design errors search in HDL-models on functional and block level at functional verification. Developed methods of design error search in HDL-models of digital devices and modification of HDL-model verification environment are integrated into computer-aided design system Active-HDL, which helped to reduce time expenses on design error search at functional verification of digital devices models. Scientific novelty is: a method of backtracing for a graph model of an HDL-code was introduced for the first time that made it possible to significantly raise design errors search depth at an incomplete specification of a device to be designed; a graph model of an HDL-code and the design error model were improved that made it possible to extend the detectable design errors class; a structural method of design errors search based on graph-models using a reachability matrix and an experimental validation vector was modified that made it possible to concise precautionary design errors area and reduce time for design errors search in HDL-models; a design errors search method based on fault dictionaries using fault function tables and modified verification environment for HDL-models (TestBench) got further development that made it possible to diminish diagnostic experiment length at design errors search in HDL-code; a method for design errors search in HDL-models of finite state machines which are set as transition graphs got further development that made it possible to locate design errors up to certain conditional operators in HDL-code. The dissertation outcomes are implemented in LLC "Aldec-KTS" at computer-aided design of digital devices using CAD Active-HDL and simulation software Riviera™ by Aldec Inc. (USA), as well as in the classes of Kharkiv National University of Radioelectronics.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Шкіль Олександр Сергійович
2. Shkil Oleksandr Sergiyovych

Кваліфікація: к.т.н., 05.13.03

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Рябцев Володимир Григорович
2. Рябцев Володимир Григорович

Кваліфікація: д.т.н., 05.13.12

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Малиновський Михайло Леонідович

2. Малиновський Михайло Леонідович

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради Петров Едуард Георгійович

Власне Прізвище Ім'я По-батькові головуючого на засіданні Петров Едуард Георгійович

Відповідальний за підготовку облікових документів

Реєстратор

Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності



Юрченко Т.А.