

Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0823U101872

Особливі позначки: відкрита

Дата реєстрації: 18-12-2023

Статус: Наказ про видачу диплома

Реквізити наказу МОН / наказу закладу: № НСВС/17/24 від 19.02.2024



II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Молчанов Олексій Андрійович

2. Oleksii Molchanov

Кваліфікація:

Ідентифікатор ORCID ID: 0000-0001-8384-0918

Вид дисертації: доктор філософії

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 123

Назва наукової спеціальності: Комп'ютерна інженерія

Галузь / галузі знань: інформаційні технології

Освітньо-наукова програма зі спеціальності: Комп'ютерна інженерія

Дата захисту: 02-02-2024

Спеціальність за освітою: Комп'ютерні системи та мережі

Місце роботи здобувача: Національний технічний університет України "Київський політехнічний інститут імені Ігоря Сікорського"

Код за ЄДРПОУ: 02070921

Місцезнаходження: проспект Берестейський, буд. 37, Київ, 03056, Україна

Форма власності: Державна

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR:

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): ДФ 26.002.70; ID 3787

Повне найменування юридичної особи: Національний технічний університет України "Київський політехнічний інститут імені Ігоря Сікорського"

Код за ЄДРПОУ: 02070921

Місцезнаходження: проспект Берестейський, буд. 37, Київ, 03056, Україна

Форма власності: Державна

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR:

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Національний технічний університет України "Київський політехнічний інститут імені Ігоря Сікорського"

Код за ЄДРПОУ: 02070921

Місцезнаходження: проспект Берестейський, буд. 37, Київ, 03056, Україна

Форма власності: Державна

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR:

V. Відомості про дисертацію

Мова дисертації: Українська

Коди тематичних рубрик: 50.33.33, 50.33.39, 20.55.03

Тема дисертації:

1. Метод і засоби проектування парсерів пакетів для ПЛІС
2. Method and tools for packet parser design for FPGA

Реферат:

1. Поширення інформаційних технологій нерозривно пов'язане з розвитком комп'ютерних систем, елементної бази, на якій вони базуються, та удосконаленням підходів до вирішення задач в галузі інформаційних технологій (хмарні обчислення, Інтернет речей, системи супутникового зв'язку тощо). Від ефективності функціонування програмного та апаратного забезпечення комп'ютерних систем залежить і ефективність рішень таких задач. Однією з задач, що вирішують інформаційні системи, є обробка мережевих пакетів, під якою мається на увазі лексичний та синтаксичний аналізи мережевих пакетів, тобто, їх граматичний розбір, та отримання даних із них. В залежності від формату пакету та від сталості цього формату, розбір мережевих пакетів відбувається програмними, апаратними або комбінованими системами розбору. Наприклад, повідомлення у форматі XML, який є сталим і регламентується стандартизованими

версіями, широко використовуються у вебсервісах. Проте, окрім коректності самого формату, XML-документи також мають відповідати деякій граматиці, визначеній певною мовою опису граматики XML. Набори граматики XML у вебсервісах, які можуть вміщувати тисячі екземплярів, часто змінюються, що призводить до обмеженості, або неможливості використання ефективних суто апаратних систем обробки XML-документів. Тому найчастіше розбір XML-документів відбувається програмно. У середовищі хмарних обчислень розбір XML-документів вимагає значних обчислювальних ресурсів. Деякий час тому він споживав майже 30% часу обробки запитів до серверів. Окрім того, кількість транзисторів у процесорах більше не змінюватиметься так швидко, як це було раніше згідно з законом Мура та законом Деннарда. Відповідно і продуктивність суто програмних систем не може в подальшому бути збільшена завдяки оновленню процесорів на серверах з тією ж швидкістю, яка була раніше, що може призвести до поступового збільшення часу затримки при обробці запитів до серверів. Об'єктом дослідження є процес граматичного розбору речень формальних мов. Предметом дослідження є методи, способи і засоби апаратного та програмно-апаратного граматичного розбору мережевих пакетів, а також методи і засоби проектування таких засобів. Метою дисертаційної роботи є розширення можливостей з переналаштування апаратних засобів граматичного розбору мережевих пакетів на роботу за іншим алгоритмом розбору або підтримку іншого набору граматики з досягненням співмірних показників швидкодії та апаратних витрат у порівнянні з існуючими апаратними парсерами на прикладі розбору XML-документів. Наукова новизна дисертаційної роботи полягає в наступному: 1. Запропоновано вдосконалення методу проектування апаратних засобів для розбору мережевих пакетів на основі стекових скінченних автоматів. Вдосконалений метод відрізняється від наявних використанням програмно-апаратного представлення скінченного автомату граматичного розбору, що дає змогу динамічно змінювати алгоритм або множину граматики, за якими відбувається розбір, протягом короткого терміну. 2. Вперше запропоновано спосіб проектування стекових архітектур для програмно-апаратної реалізації граматичного розбору, який відрізняється тим, що до базової стекової архітектури процесора з двома стеками включаються додаткові стеки і спеціальні команди, завдяки чому досягається пришвидшення граматичного розбору у порівнянні з програмною реалізацією. 3. З використанням запропонованого методу проектування вперше створено обчислювальну структуру парсера, яка на відміну від відомих структур крім компілятора граматики містить спеціалізований стековий процесор, що реалізує адаптований для програмно-апаратного виконання алгоритм граматичного розбору XML-документів для заданого набору граматики, за рахунок чого забезпечується можливість динамічної зміни алгоритму розбору або набору підтримуваних граматики. 4. Вперше отримано аналітичне представлення розрахунку швидкодії програмно-апаратного парсера, спроектованого за запропонованим методом, яке дає змогу виконати оцінку кількості тактів виконання розбору, в залежності від набору підтримуваних граматики. Практична цінність результатів дисертації полягає в тому, що використання розробленого методу для проектування спеціалізованих обчислювачів для програмно-апаратного граматичного розбору XML-документів на базі ПЛІС як на серверах, так на вузлових пристроях Інтернету речей, дасть змогу скоротити як час проектування парсерів мережевих пакетів, так і обробку XML-документів, а також зменшити апаратні та енергетичні витрати, необхідні для обробки цих документів. Розроблена за новим способом стекова архітектура SM16 і однойменний стековий процесор разом з новими засобами автоматизованої розробки парсерів пакетів дають можливість ефективної реалізації процедур розбору і аналізу XML-пакетів та можуть бути застосовані у інших застосунках.

2. The spread of information technology is inextricably linked with the development of computer systems, the elemental basis on which they are based, and the improvement of approaches to solving problems in the field of information technologies (cloud computing, the Internet of Things, satellite communication systems, etc.). The effectiveness of the solution to such problems also depends on the efficiency of the software and hardware of computer systems. One of the tasks solved by information systems is the processing of network packets which includes lexical and syntactic analysis of network packets (their grammatical parsing) and obtaining data from them. Depending on the packets format and the constancy of this format, network packets are parsed by software, hardware, or combined parsing systems. For example, XML messages are widely used in web services. The XML

format is stable and regulated by standardized versions. However, in addition to the correctness of the XML format itself, XML documents must also conform to some grammar defined by a specific XML grammar description language. The sets of XML grammars in web services, which can hold thousands of instances, change frequently, leading to limited or impossible use of efficient pure hardware XML document processing systems. Therefore, most XML documents parsing is done by software parsing systems. In a cloud computing environment, parsing XML documents requires great amount of computing resources. Some time ago it consumed almost 30% of the time processing requests to servers. In addition, due to the termination of Moore's Law and Dennard's Law, the number of transistors in processors will no longer change as quickly as before. Accordingly, the performance of purely software systems cannot be further increased by updating the processors on the servers at the same speed as before, which can lead to a gradual increase in latency when processing requests in XML format to the servers. The object of research is the process of grammatical analysis of sentences of formal languages. The subject of the study is the methods, approaches and means of hardware and software-hardware grammar parsing of network packets, as well as methods and means of designing such means. The dissertation aims to expand the possibilities of reconfiguring the hardware means of grammatical parsing of network packets to work according to a different parsing algorithm or to support another set of grammars with the achievement of comparable indicators of speed and hardware costs in comparison with existing hardware parsers using the example of parsing XML documents. The scientific novelty of the dissertation work is next: 1. An improvement of the method of designing hardware for parsing network packets based on stack finite-state machine is proposed. Improved method differs from the existing ones by usage a software-hardware representation of a finite-state machine of grammar parsing, which makes it possible to dynamically change the algorithm or the set of grammars by which the parsing takes place within a short period of time. 2. For the first time, a way of designing stack architectures for software/hardware implementation of grammatical parsing is proposed, which differs in that additional stacks and special commands are added to the basic stack processor architecture with two stacks, thanks to which grammatical parsing acceleration is achieved compared to software implementation. 3. Using the proposed design method, a computing structure of a parser was created for the first time, which, unlike known structures, contains, in addition to a grammar compiler, a specialized stack processor that implements an algorithm for grammatical parsing of XML documents adapted for software and hardware execution for a given set of grammars, due to which the possibility of dynamic changes to the parsing algorithm or the set of supported grammars is achieved. 4. For the first time, an analytical representation of the calculation of the speed of the software-hardware parser, designed according to a new method, was obtained, which makes it possible to evaluate the parsing speed depending on the set of supported grammars. The practical value of the results of the dissertation is that the use of the developed method for designing specialized computers for software/hardware grammar parsing of XML documents based on FPGAs both on servers and on node devices of the Internet of Things will make it possible to speed up both the design time of network packet parsers and processing of XML documents, as well as reduce the energy costs required to process these documents. The newly developed SM16 stack architecture and the stack processor of the same name, together with new means of automated development of packet parsers, enable more efficient implementation of XML packet parsing and analysis procedures and can be used in other applications.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки: Інформаційні та комунікаційні технології

Стратегічний пріоритетний напрям інноваційної діяльності: Розвиток сучасних інформаційних, комунікаційних технологій, робототехніки

Підсумки дослідження: Нове вирішення актуального наукового завдання

Публікації:

- Molchanov O., Orlova M., Sergiyenko A. Software/Hardware Co-design of the Microprocessor for the Serial Port Communications. Advances in Computer Science for Engineering and Education II: proceedings of the

ICCSEEA 2019. / Z. Hu, S. Petoukhov, I. Dychka, M. He (eds). Advances in Intelligent Systems and Computing, vol. 938. Springer, 2020. P. 238–246. ISSN: 2194–5357. DOI: https://doi.org/10.1007/978-3-030-16621-2_22

- Sergiyenko A., Orlova M., Molchanov O. Hardware/software co-design for XML-document processing. Advances in Computer Science for Engineering and Education III: proceedings of ICCSEEA 2020. / Z. Hu, S. Petoukhov, I. Dychka, M. He (eds). Advances in Intelligent Systems and Computing, vol. 1247. Springer, 2021. P. 373–383. ISSN: 2194–5357. DOI: https://doi.org/10.1007/978-3-030-55506-1_34
- Сергієнко А. М., Орлова М. М., Молчанов О. А. Апаратно-програмна обробка XML-документів. Електронне моделювання. 2020. Т. 42, № 1. С. 33–50. ISSN: 0204–3572. DOI: <https://doi.org/10.15407/emodel.42.01.033>
- Молчанов О. А., Сергієнко А. М., Романкевич В. О., Мікроконтролери зі стековою архітектурою. Проблеми інформатизації та управління. 2023. Т. 2., № 74. С. 74–80. ISSN: 2073–4751. DOI: <https://doi.org/10.18372/2073-4751.74.17885>
- Сергієнко А. М., Молчанов О. А. Мікроконтролер з системою команд, що розширюється. Summer InfoCom 2017 : збірник тез IV міжнародної науково-практичної конференції Summer InfoCom Advanced Solutions, Київ, Україна, 1-2 червня 2017 р. С. 58–60.
- Сергієнко А. М., Орлова М. М., Молчанов О. А. Мікроконтролер для керування послідовними портами вводу-виводу. Winter InfoCom 2017 : збірник тез V міжнародної науково-практичної конференції Winter InfoCom Advanced Solutions, Київ, Україна, 1-2 грудня 2017 р. С. 19–20.
- Sergiyenko A., Molchanov O., Serhienko P. Reconfigurable Manycore System. Proceedings of the 5th 2018 International Conference “High Performance Computing” (HPC-UA). Ukraine, Kyiv, October 22-23. 2018. P. 127–130.
- Sergiyenko A., Molchanov O., Orlova M. Nano-Processor for the Small Tasks. ELNANO 2019 : proceedings of the 39th 2019 IEEE International Conference on Electronics and Nanotechnology, Kyiv, Ukraine, 16-18 April 2019. IEEE, 2019. P. 674–677.

Наукова (науково-технічна) продукція: пристрої; методи, теорії, гіпотези; програмні продукти, програмно-технологічна документація

Соціально-економічна спрямованість: економія енергоресурсів; підвищення автоматизації виробничих процесів

Охоронні документи на ОПВ:

Впровадження результатів дисертації: Впроваджено

Зв'язок з науковими темами: 0117U004280

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Романкевич Олексій Михайлович

2. Alexei M. Romankevich

Кваліфікація: д. т. н., професор, 05.13.05

Ідентифікатор ORCID ID: 0000-0001-5634-8469

Додаткова інформація: <https://www.scopus.com/authid/detail.uri?authorId=6602114176>;

<https://scholar.google.com/citations?hl=uk&user=p6YCe88AAAAJ>

Повне найменування юридичної особи: Національний технічний університет України "Київський політехнічний інститут імені Ігоря Сікорського"

Код за ЄДРПОУ: 02070921

Місцезнаходження: проспект Берестейський, буд. 37, Київ, 03056, Україна

Форма власності: Державна

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR:

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Гільгурт Сергій Якович

2. Serhii Hilgurt

Кваліфікація: д. т. н., старший науковий співробітник, 05.13.05

Ідентифікатор ORCID ID: 0000-0003-1647-1790

Додаткова інформація: <https://www.scopus.com/authid/detail.uri?authorId=57373650100>;

<https://scholar.google.com.ua/citations?hl=uk&user=L4JS3tQAAAAJ>

Повне найменування юридичної особи: Інститут проблем моделювання в енергетиці ім. Г. Є.

Пухова Національної академії наук України

Код за ЄДРПОУ: 05516949

Місцезнаходження: вул. Генерала Наумова, буд. 15, Київ, 03164, Україна

Форма власності:

Сфера управління: Національна академія наук України

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Опанасенко Володимир Миколайович

2. Volodymyr Opanasenko

Кваліфікація: д. т. н., професор, 05.13.05

Ідентифікатор ORCID ID: 0000-0002-5175-9522

Додаткова інформація: <https://www.scopus.com/authid/detail.uri?authorId=6603885804>;

<https://scholar.google.com.ua/citations?hl=uk&user=8yg60xQAAAAJ>

Повне найменування юридичної особи: Інститут кібернетики імені В. М. Глушкова Національної академії наук України

Код за ЄДРПОУ: 05417176

Місцезнаходження: проспект Академіка Глушкова, буд. 40, Київ, 03187, Україна

Форма власності: Державна

Сфера управління: Національна академія наук України

Ідентифікатор ROR:

Рецензенти

Власне Прізвище Ім'я По-батькові:

1. Стеценко Інна Вячеславівна
2. Inna V. Stetsenko

Кваліфікація: д. т. н., професор, 05.13.06

Ідентифікатор ORCID ID: 0000-0002-4601-0058

Додаткова інформація: <https://www.scopus.com/authid/detail.uri?authorId=55368781500>

Повне найменування юридичної особи: Національний технічний університет України "Київський політехнічний інститут імені Ігоря Сікорського"

Код за ЄДРПОУ: 02070921

Місцезнаходження: проспект Берестейський, буд. 37, Київ, 03056, Україна

Форма власності: Державна

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR:

Власне Прізвище Ім'я По-батькові:

1. Клятченко Ярослав Михайлович
2. Yaroslav Klyatchenko

Кваліфікація: к. т. н., доцент, 05.13.05

Ідентифікатор ORCID ID: 0000-0003-4236-4059

Додаткова інформація: <https://scholar.google.com.ua/citations?hl=uk&user=LWYsx7QAAAAJ>;
<https://www.scopus.com/authid/detail.uri?authorId=55962506500>

Повне найменування юридичної особи: Національний технічний університет України "Київський політехнічний інститут імені Ігоря Сікорського"

Код за ЄДРПОУ: 02070921

Місцезнаходження: проспект Берестейський, буд. 37, Київ, 03056, Україна

Форма власності: Державна

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR:

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові
голови ради

Стіренко Сергій Григорович

**Власне Прізвище Ім'я По-батькові
головуючого на засіданні**

Стіренко Сергій Григорович

**Відповідальний за підготовку
облікових документів**

Молчанов Олексій Андрійович

Реєстратор

УкрІНТЕІ

**Керівник відділу УкрІНТЕІ, що є
відповідальним за реєстрацію наукової
діяльності**



Юрченко Тетяна Анатоліївна