Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0420U100892

Особливі позначки: відкрита

Дата реєстрації: 09-07-2020

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Муращенко Олександр Геннадійович
2. Murashchenko Oleksandr Gennadiyovich

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 05.13.05

Назва наукової спеціальності: Комп'ютерні системи та компоненти

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 25-06-2020

Спеціальність за освітою: Комп'ютерні системи і мережі

Місце роботи здобувача: Вінницький національний технічний університет

Код за ЄДРПОУ: 02070693

Місцезнаходження: вул. Хмельницьке шосе, 95, м. Вінниця, Вінницький р-н., Вінницька обл., 21021, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д 05.052.01

Повне найменування юридичної особи: Вінницький національний технічний університет

Код за ЄДРПОУ: 02070693

Місцезнаходження: вул. Хмельницьке шосе, 95, м. Вінниця, Вінницький р-н., Вінницька обл., 21021, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Вінницький національний технічний університет

Код за ЄДРПОУ: 02070693

Місцезнаходження: вул. Хмельницьке шосе, 95, м. Вінниця, Вінницький р-н., Вінницька обл., 21021, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 20.53.19, 28.21.19

Тема дисертації:

1. Метод та засоби генерування пилкоподібних сигналів на базі ЦАП із низькоглітчевим кодуванням

2. Method and tools for high-linear ramp generation based on DAC with weight redundancy

Реферат/анотація:

1. Дисертаційній робота присвячена розробці методу та засобів генерування пилкоподібних сигналів підвищеної лінійності на базі ЦАП із низькоглітчевим кодуванням. Метою досліджень є покращення лінійності цифрових генераторів пилкоподібних сигналів, що відрізняються від існуючих застосуванням низькоглітчевого кодування на основі ЦАП із ваговою надлишковістю. Проведено аналіз існуючих математичних моделей глітчів у ЦАП та показано їх недосконалість та неточність. Розглянуто негативний вплив глітчів на динамічні похибки в ЦАП та на швидкість Ц-А перетворення. Запропоновано метод зменшення глітчів у генераторах пилкоподібних сигналів підвищеної лінійності. Складено та проаналізовано математичну модель глітчів в ЦАП із ваговою надлишковістю. Доведено доцільність застосування ЦАП на основі СЧВН, зокрема р-кодів золотої пропорції та р-кодів Фібоначчі. Запропоновано метод побудови швидкодіючих лічильників із використанням модифікованої системи числення Фібоначчі (МФ-системи

числення), що дозволяє розширити діапазон лічби та зменшити кількість обладнання. Оцінено ефективність застосування вагової надлишковості для зменшення рівня глітчів у ЦАП та запропоновано оптимальні параметри систем числення, на основі яких побудовано ЦАП. Розроблено загальні структурні схеми кожного виду лічильника та структурні схеми їх окремих розрядів. Розроблено структурні і принципові схеми двотактних підсилювачів постійного струму (ДППС) з параметричним коригуванням зсуву нуля та з вхідним каскадом на польових транзисторах. Запропоновано структурну організацію генераторів аналогових сигналів на основі фібоначчієвого ЦАП та з використанням швидкодіючих фібоначчієвих лічильників. Розроблено програмні засоби для моделювання роботи швидкодіючих фібоначчієвих лічильників.

2. This dissertation work is devoted to the development of methods and means of high linearity ramp generation based on DAC with low-glitch coding. The aim of the research is to improve the linearity of digital ramp generators, which differs from the existing in application of low-cellular coding based on DAC with weight redundancy. The analysis of existing mathematical models of glitches in DAC was performed and their imperfection and inaccuracy are shown, which limits the possibility of their usage in the development and analysis of DACs and systems based on them. The impact of glitches on the dynamic errors in the DAC and on the speed of bitwise analog-to-digital conversion is considered and their negative effects on the dynamic characteristics of the DAC are shown. The analysis of traditional methods and means of reducing glitches in DAC was performed and their disadvantages were pointed out. The method for reducing glitches in high linearity ramp generators is proposed, a feature of which is the use of low-glitch coding based on DAC with weight redundancy. The mathematical model of glitches in DAC with weight redundancy has been proposed. The analysis of the specified mathematical model was performed. The efficiency of the use of weight redundancy to reduce the level of glitches in the DAC was evaluated and the optimal parameters of the numerical systems on the basis of which the DAC was built were proposed. A modified Fibonacci calculus system (MF-system) is proposed for the construction of high-speed counters, which is characterized by an extension of the digit range, which makes it possible to reduce the number of equipment when constructing mentioned counters. The method for the construction of high-speed Fibonacci counters in the MF-system of calculus of three types was proposed. The general schemes of the structural organization of each type of counter and the schemes of the structural organization of their individual digits have been developed. Structural and schematic diagrams for two-stroke DC amplifier have been developed. The use of the proposed high-linear and high-speed two-stroke DC amplifier circuits will improve their static and dynamic characteristics and multi-bit analog-digital systems as a whole. Recommendations for the design of analog and digital ramp generators of high-line signals based on DAC with low-glitch coding were provided on the basis of the methods and tools proposed in this work. The structural organization of the generators of the specified analog signals based on the Fibonacci digital-to-analog converter and using high-speed Fibonacci counters is proposed. The structural organization of such generators and the functional circuits of their meters are described. The development of software for modeling the operation of high-speed Fibonacci counters is described. The simulation confirmed analytically calculated characteristics.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Азаров Олексій Дмитрович
2. Azarov Oleksii D

Кваліфікація: д. т. н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Мельничук Степан Іванович
2. Melnichuk Stepan Ivanovich

Кваліфікація: д. т. н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Мичуда Леся Зиновіївна

2. Mychuda Lesya Zynoviyivna

Кваліфікація: к. т. н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради Квєтний Роман Наумович

Власне Прізвище Ім'я По-батькові головуючого на засіданні Квєтний Роман Наумович

Відповідальний за підготовку облікових документів

Реєстратор

Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності Юрченко Т.А.