Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0409U000618

Особливі позначки: відкрита

Дата реєстрації: 18-02-2009

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Борисевич Олексій Валерійович

2. Borysevych Alexey Valeriovich

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 05.13.05

Назва наукової спеціальності: Комп'ютерні системи та компоненти

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 22-01-2009

Спеціальність за освітою: 8.091501

Місце роботи здобувача: Севастопольський національний технічний університет

Код за ЄДРПОУ: 02070973

Місцезнаходження: 99033, м. Севастополь, вул. Університетська, 33

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д41.052.01

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Севастопольський національний технічний університет

Код за ЄДРПОУ: 02070973

Місцезнаходження: 99033, м. Севастополь, вул. Університетська, 33

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 50.33.03

Тема дисертації:

1. Методи синтезу структурних тестів для цифрових синхронних схем на основі апаратних засобів, що реконфігуруються

2. Methods for synthesis of tests for synchronous digital circuits based on reconfigurable hardware

Реферат/анотація:

1. В дисертації розглядаються методи синтезу тестів для цифрових синхронних схем з пам'яттю. Запропоновано ряд методів, що використовують структур-ну декомпозицію об'єкта тестування, символьний аналіз фрагментів схеми, а також апаратну підтримку процесу синтезу тестів і моделювання несправностей. Розв'язана задача ефективного використання апарат-ного прискорення еволюційного пошуку тестових послідовностей. Запропоновано алгебру, яка описує ке-рованість сигналів у цифровій схемі з пам'яттю і алгоритм оцінки довжини тестових послідовностей. Отримано нові цільові функції для рішення задачі си-нтезу тестів еволюційними методами, що мають влас-тивості ін'єктивності та унімодальності, і економічно реалізовані апаратно. Використання запропонованих методів і алгоритмів дозволяє значно збільшити швидкодію систем синтезу тестів, для цифрових син-хронних схем

2. In the thesis discusses the methods of synthesis of tests for synchronous digital circuits. We propose methods that use structural decomposition testing, symbolic analysis of frag-ments of the circuit, as well as hardware

support for the process of synthesis and simulation test failures. The problem of effec-tive use of hardware acceleration of evolutionary search test sequences is solved. Algebra, that describe the controllability of signals in digital synchronous circuits and an algorithm for evaluating the length of test sequences proposed. Developed new fitness functions for the solution of the evolutionary syn-thesis test methods that have injectivity and unimodal proper-ties, and economically implemented in hardware. A hardware architecture for the synthesis of tests, based on shared hardware implementation of the search algorithm and fault simulation subsystem. Using the proposed methods and algorithms can substantially increase the speed of synthesis of checking tests for synchronous digital circuits

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Скатков Олександр Володимирович
2. Skatkov Alexandr Vladimirovich

Кваліфікація: д.т.н., 05.13.06

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Дрозд Олександр Валентинович

2. Дрозд Олександр Валентинович

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Мусієнко Максим Павлович

2. Мусієнко Максим Павлович

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради Малахов Валерій Павлович

Власне Прізвище Ім'я По-батькові головуючого на засіданні Малахов Валерій Павлович

Відповідальний за підготовку облікових документів

Реєстратор

Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності



Юрченко Т.А.