Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0413U000521

Особливі позначки: відкрита

Дата реєстрації: 21-02-2013

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Юрченко Юрій Борисович

2. Yurchenko Yuriy Borisovich

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: ні

Шифр наукової спеціальності: 05.13.05

Назва наукової спеціальності: Комп'ютерні системи та компоненти

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 24-01-2013

Спеціальність за освітою: 0611

Місце роботи здобувача: Науково-виробниче підприємство ХАРТРОН-АРКОС ЛТД

Код за ЄДРПОУ: 25184774

Місцезнаходження: 61070 м. Харків, вул. Ак. Проскури,1, а/с 9971

Форма власності:

Сфера управління: Національне космічне агенство України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д64.050.14

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Національний аерокосмічний університет ім. М.Є. Жуковського "Харківський авіаційний інститут"

Код за ЄДРПОУ: 02066769

Місцезнаходження: Україна, 61070, м. Харків, вул. Чкалова, 17

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 50.43

Тема дисертації:

1. Метод і засоби багатоярусного апаратно-синхронізованого мажоритування бортових цифрових обчислювальних систем ракетно-космічної техніки

2. The method and technique of multi-layer hardware-synchronised majority voting for onboard digital computing systems of space-rocket engineering

Реферат/анотація:

1. Об'єкт - функціонування бортових комп'ютерних систем критичного призначення в жорсткому часовому регламенті; мета - підвищення стійкості мажоритарно-резервованих бортових цифрових обчислювальних систем жорсткого регламенту часу, виконаних на однокристальних мікро-ЕОМ до збоїв, обумовлених розсинхронізацією каналів, шляхом розробки та впровадження методу і засобів багатоярусного апаратно-синхронізованого мажоритування; методи - метод синтезу логічних вузлів цифрових обчислювальних машин для побудови FPGA реалізації; методи імітаційного моделювання в середовищі проектування FPGA для логіко-часового аналізу фазочастотних характеристик передавальної функції для різних моделей; методи теорії ймовірності при розробці моделей оцінки надійності; методи комп'ютерного та фізичного експерименту для перевірки моделей; новизна - запропонована логіко-часова модель мажоритарного

органу для БЦОС жорсткого регламенту часу, яка на відміну від відомих враховує різні варіанти поєднання фаз стану каналів і затримок поширення сигналів у міжканальних інтерфейсах, що дозволяє виявляти критичні за часом ланцюги і елементи, а також оцінити міру допустимого асинхронізму каналів і розподілу часу у такті операційної системи; вдосконалені метод і архітектура багатоярусного мажоритарного резервування БЦОС шляхом часткового і повного апаратного синхронізованого мажоритування, що дозволяє підвищити стійкість до збоїв, спричинених розсинхронізацією каналів, а також підвищити системну швидкодію БЦОС за рахунок зменшення витрат часу на відновлення працездатності; набула подальшого розвитку модель оцінки безвідмовності мажоритарно-резервованих БЦОС шляхом урахування обхвату мажоритарними елементами ланцюгів синхронізації і даних, що дозволяє підвищити точність розрахунку показника безвідмовності; результати - розроблено інженерні методики, алгоритми і інструментальні FPGA-реалізації моделей синхронізованого функціонування процесорів в каналах БЦОС та урахування щодо компенсації міжканальної розсинхронізації як апаратними, так і програмними засобами; сформульовані пропозиції для проектів, що визначають особливості застосування методики логіко-часового аналізу фазочастотних характеристик моделей і перехідних функцій, що проектуються з FPGA блоків при розробці БЦОС із необхідним показником надійності; удосконалено методики вибору і поєднання структур апаратних і програмних засобів забезпечення відмовостійкості БЦОС; галузь - ракетобудування.

2. The object - functioning of onboard computer systems of critical purpose in severe scheduling of time; the purpose - rise of firmness of the majority redundancy up onboard digital computing systems of severe scheduling of time, fulfilled on single-crystal microcomputers to the failures caused by mistiming of channels, by development and implantation of a method and ways many-tier hardware-synchronised majority voting; methods - methods of synthesis of models of logical units of digital computers for implementation construction on chips FPGA of cells; methods of simulation modelling in the environment of designing FPGA for the logical- timing analysis of phase-frequency characteristics at a transfer function of the synthesised models; probability theory methods - by development of models of an estimation of reliability; novelty - the logical-timing model of majority element for hard time limit On-Board Computing Systems which unlike the known considers various combinations of phases of channels condition and delays of signals distribution in interchannel interfaces is proposed at the first time; it allows to reveal critical chains on time and elements, and also to estimate degree admissible channels asynchronism concerning time distribution in hard limit time operational system cycle; method and architecture of multilayer hardware-synchronised majority voting in onboard digital computing systems on the basis of partial and full hardware synchronised majority voting is improved. It allows to raise stability to the failures caused channels asynchronism, and also to raise system speed of On-Board Computing Systems; the model of an estimation of reliability of majority reservation has received the further development regarding the coverage account majority elements of chains of synchronisation and data that allows to raise accuracy of calculation of indicators of non-failure operation; results - are developed engineering techniques, algorithms and tool FPGA - implementations of models of the clocked functioning of processors in OBC channels; sentences for the projects defining features of application of a technique of the logical timing analysis phase-frequency of characteristics of models and transition functions, projected in FPGA a LSI of blocks are formulated at engineering OBC with a demanded metric of reliability; techniques of a choice and combination of structures of hardware and program ways of support of fault tolerance OBC on the basis of theoretical positions, concrete engineering techniques of the analysis, an estimation of support of reliability are improved; branch - rocket production.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Харченко Вячеслав Сергійович
2. Kharchenko Vyacheslav Sergeevich

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Кривуля Геннадій Федорович
2. Кривуля Геннадій Федорович

Кваліфікація: д.т.н., 05.13.16

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Малиновський Михайло Леонідович
2. Малиновський Михайло Леонідович

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Дербунович Леонід Вікторович
2. Дербунович Леонід Вікторович

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради Качанов Петро Олексійович

Власне Прізвище Ім'я По-батькові головуючого на засіданні Качанов Петро Олексійович

Відповідальний за підготовку облікових документів

Реєстратор

Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності



Юрченко Т.А.