Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0404U002664

Особливі позначки: відкрита

Дата реєстрації: 29-06-2004

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Корначевський Ярослав Ілліч
2. Kornachevskyy Yaroslav Illich

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 05.13.12

Назва наукової спеціальності: Системи автоматизації проектувальних робіт

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 21-06-2004

Спеціальність за освітою: 8.080402

Місце роботи здобувача: Національний технічний університет України "Київський політехнічний інститут імені Ігоря Сікорського"

Код за ЄДРПОУ: 02070921

Місцезнаходження: 03056, м.Київ, пр.Перемоги, 37

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д.26.002.08

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Національний технічний університет України "Київський політехнічний інститут імені Ігоря Сікорського"

Код за ЄДРПОУ: 02070921

Місцезнаходження: 03056, м.Київ, пр.Перемоги, 37

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 50.51.17

Тема дисертації:

1. Моделі МОН-транзисторів для схемотехнічного проектування субмікронних інтегральних схем

2. MOS-transistors models for design of integrated submicron circuits

Реферат/анотація:

1. Дисертація присвячена створенню ефективних шляхів для вбудовування моделей в програмні комплекси схемотехнічних САПР на прикладі моделі субмікронного рівня BSIM3. Приділено увагу структурі моделі МОН-транзистора, ефектам, які впливають на точність розрахунку параметрів моделі транзистора субмікронних розмірів, послідовності вбудовування моделі в САПР схемотехнічного проектування, перевірці на правильність отриманої моделі за допомогою порівняльного моделювання. В роботі встановлено методику врахування ємностей в прямому та інверсному режимах, уточнено співвідношення для ємностей в прямому та інверсному режимах, встановлено, що на швидкість збіжності обчислень не впливає друга похідна заряду в вузлах транзистора по вузловій напрузі. Порівняльне моделювання показало, що створена за результатами дисертаційної роботи надійна модифікація моделі BSIM3 не лише правильно моделює субмікронний МОН-транзистор, але й перевищує за ефективністю модель, яка використовується в пакеті схемотехнічного проектування SPICE.

2. An effective ways for building of models in the circuit design CAD on the example of submicron level model BSIM3 are researched in the thesis. The structure of MOS-transistor model is studied, as well as effects which affect computation accuracy of model parameters of transistor of submicron sizes, the sequences of building of model in circuit design CAD and correctness of the model by means of comparative simulation. Proposed the method of consideration of intrinsic capacitances in the forward and inverse modes, introduced equation for capacities in the forward and inverse modes, established independence of speed of calculations to the second derivatives to the charge in the transistor nodes with respect to node voltages. The comparative design showed that newly introduced modified model besides of correct simulations exceeds corresponding SPICE model by the effectiveness.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Петренко Анатолій Іванович
2. Petrenko Anatoly Ivanovich

Кваліфікація: д.т.н., 05.13.12

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Молчанов Олександр Артемович

2. Молчанов Олександр Артемович

Кваліфікація: д.т.н., 05.13.12

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Вербицький Володимир Григорович

2. Вербицький Володимир Григорович

Кваліфікація: д.т.н., 05.27.01

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради Денбновецький Станіслав Володимирович

Власне Прізвище Ім'я По-батькові головуючого на засіданні Денбновецький Станіслав Володимирович

Відповідальний за підготовку облікових документів

Реєстратор

Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності



Юрченко Т.А.