Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0421U102237

Особливі позначки: відкрита

Дата реєстрації: 27-05-2021

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Ларченко Богдан Дмитрович
2. Larchenko Bohdan Dmytrovych

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 05.13.05

Назва наукової спеціальності: Комп'ютерні системи та компоненти

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 12-05-2021

Спеціальність за освітою: Спеціалізовані комп’ютерні системи

Місце роботи здобувача: Харківський національний університет радіоелектроніки

Код за ЄДРПОУ: 02071197

Місцезнаходження: проспект Науки, буд. 14, м. Харків, Харківський р-н., Харківська обл., 61166, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д 64.052.01

Повне найменування юридичної особи: Харківський національний університет радіоелектроніки

Код за ЄДРПОУ: 02071197

Місцезнаходження: проспект Науки, буд. 14, м. Харків, Харківський р-н., Харківська обл., 61166, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Харківський національний університет радіоелектроніки

Код за ЄДРПОУ: 02071197

Місцезнаходження: проспект Науки, буд. 14, м. Харків, Харківський р-н., Харківська обл., 61166, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 47.33

Тема дисертації:

1. Моделі та методи проектування апаратних біт-потокових online-обчислювачів елементарних математичних функцій

2. Models and methods for designing hardware bit-stream online computers of elementary mathematical functions

Реферат/анотація:

1. Дисертація спрямована на розробку моделей та методів автоматизованого проектування апаратних біт-потокових online-обчислювачів елементарних математичних функцій на платформі ПЛІС з використанням мов опису апаратури. Апаратні біт-потокові online-обчислювачі елементарних математичних функцій знаходять широке застосування в системах управління реального часу і мають ряд переваг, а саме, істотне спрощення їх технічної реалізації завдяки даним, представленим бітовими потоками, здійснення послідовної обробки потоків в темпі надходження одиничних біт і високою завадостійкістю. В роботі удосконалено математичні моделі біт-потокових online-обчислювачів лінійних, степеневих, дробово-раціональних функцій та функцій добування кореня методом формування приростів висхідних ступінчастих функцій з мінімізацією похибки обчислень. Удосконалено математичні моделі online-обчислювачів ірраціональних функцій, що представлені декомпозицією отриманих математичних моделей обчислювачів елементарних функцій. Отримали подальший розвиток методи побудови архітектурних моделей біт-потокових online-

обчислювачів шляхом використання базових конвеєрних структур, що дозволило застосувати єдиний підхід до їх автоматизованого синтезу з використанням мов опису апаратури. Вперше запропоновано автоматні моделі online-обчислювачів, графові моделі яких дозволили забезпечити чіткість та несуперечливість алгоритмів реалізації функцій. Розроблено HDL-моделі обчислювачів у формі автоматного шаблону, що моделюються і синтезуються засобами САПР цифрових пристроїв на платформі ПЛІС. Розроблено апаратну реалізацію біт-потокового online-обчислювача степеневих функцій, що виконана на основі побудови автоматної моделі мовою опису апаратури VHDL. Працездатність апаратної моделі підтверджено перевіркою результатів за допомогою верифікації поведінкової моделі, автоматизованим синтезом та імплементацією в ПЛІС Xilinx. Удосконалена модель online-обчислювача дозволила мінімізувати апаратні витрати, що підтверджено оцінками по Квайну синтезованих моделей.

2. The PhD thesis is focused on development of models and methods for designing hardware bit-stream online-computers of elementary algebraic functions for the purpose of increasing calculations accuracy and speed of devices by applying a method of forming step functions increments and fast-acting pipeline structures based on finite-state machine, in order to develop a unified approach to their automated synthesis using hardware description languages. Hardware bit-stream online-computers of elementary mathematical functions are widely used in real-time control systems and have a number of advantages, namely, significant simplification of their technical implementation due to the data being represented by bitstreams, implementation of sequential flow processing at the rate of single bits, high noise immunity. Mathematical models of bit-stream online-computers of linear, power, fractional-rational functions and functions of root extraction have been improved by the method of forming increments of ascending step functions with calculation error minimization. Improved mathematical models of bit-stream online computers of irrational functions are represented by the decomposition of elementary mathematical functions computers' mathematical models, which allowed to expand the functionality of reproducible functions computers. Methods of constructing architectural models of hardware bit-stream online-computers were further developed by using high-speed pipeline structures, which allowed to apply a single approach to their automated synthesis using hardware description languages. For the first time, hardware models of bit-stream online computers of elementary mathematical functions based on finite state machines are proposed. The FSM of the computer's arithmetic unit, containing the state diagram of the control automata of Moore's model and ASM of the offered bit-stream computers containing variable computational states of reproducible elementary mathematical functions was developed. HDL-models of machines in the form of an automatic template were developed, modeled and synthesized on the technological platform of FPGA. The performance of the hardware model of the power online computer was confirmed by verifying the behavioral model, and automated synthesis and implementation on the basis of FPGA. The improved model of the online computer allows to minimize hardware costs, which was confirmed by Quine's estimates of the synthesized models.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Шкіль Олександр Сергійович
2. Shkil Alexander Sergeevich

Кваліфікація: к.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Мірошник Марина Анатоліївна
2. Miroshnyk Marina Anatoliyivna

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Леонов Сергій Юрійович
2. Leonov Sergiy Yuriyovych

Кваліфікація: д. т. н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради	Хаханов Володимир Іванович
Власне Прізвище Ім'я По-батькові головуючого на засіданні	Хаханов Володимир Іванович
Відповідальний за підготовку облікових документів	
Реєстратор	

Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності



Юрченко Т.А.