

Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0416U002082

Особливі позначки: відкрита

Дата реєстрації: 12-05-2016

Статус: Захищена

Реквізити наказу МОН / наказу закладу:



II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Крайник Ярослав Михайлович

2. Krainyk Yaroslav Mykhailovych

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: так

Шифр наукової спеціальності: 05.13.05

Назва наукової спеціальності: Комп'ютерні системи та компоненти

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 12-04-2016

Спеціальність за освітою: 8.04030302

Місце роботи здобувача: Чорноморський державний університет імені Петра Могили

Код за ЄДРПОУ: 23623471

Місцезнаходження: 54003, Україна, м.Миколаїв, вул. 68 Десантників, 10

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д 38.053.05

Повне найменування юридичної особи: Чорноморський національний університет імені Петра Могили

Код за ЄДРПОУ: 23623471

Місцезнаходження: вул. 68 Десантників, 10, м. Миколаїв, Миколаївський р-н., Миколаївська обл., 54003, Україна

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Чорноморський державний університет імені Петра Могили

Код за ЄДРПОУ: 23623471

Місцезнаходження: 54003, Україна, м.Миколаїв, вул. 68 Десантників, 10

Форма власності:

Сфера управління: Міністерство освіти і науки України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 50.33.33

Тема дисертації:

1. Дослідження та розроблення високоефективних частково паралельних LDPC-декодерів на базі FPGA
2. Research and development of high-efficient partially parallel LDPC-decoders based on FPGA

Реферат:

1. Об'єкт - декодування інформації з використанням LDPC-кодів на основі матриць перевірки парності з довільним розташуванням значущих елементів за допомогою частково паралельних декодерів. Мета - підвищення ефективності побудови архітектур LDPC-декодерів для нерегулярних LDPC-кодів з довільним характером розташування значущих елементів та підвищення швидкодії таких декодерів. Методи - теорії цифрових автоматів для моделей та методів побудови частково паралельного LDPC-декодеру; теорії паралельних обчислень для організації обчислень у запропонованих моделях та методах; теорії передачі інформації для розроблених моделей та методів побудови систем; теорії прийняття рішень для визначення функціонального розподілу між пристроями у комплексній гетерогенній інформаційній системі. Отримали подальшого розвитку: моделі підвищення пропускну здатності декодеру. Удосконалено: метод побудови

частково паралельного LDPC-декодеру з алгоритмом декодування мінімальної суми; метод організації реконфігуровного частково паралельного LDPC-декодеру; метод організації паралельних обчислень для частково паралельного LDPC-декодеру. Галузь використання - системи з завадостійким кодуванням.

2. Object - information decoding using LDPC-codes based on parity check matrices with random significant element placement using partialy parallel decoders. The goal - raising up efficiency of LDPC-decoders construction for irregular LDPC-codes with random significant elements placement. Methods - theory of finite state machines; theory of parallel computation; theory of information transmission; theory of decision making. Were further developed: models for raising up decoder's throughput. Improved: method for construction of partialy parallel LDPC-decoder with minimal sum decoding algorithm; method for reconfigurable partialy parallel LDPC-decoder organization; method of parallel computation organization for partialy parallel LDPC-decoder. Scope - systems with error-correcting ability.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Мусієнко Максим Павлович
2. Musiyenko Maksym Pavlovych

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Опанасенко Володимир Миколайович
2. Опанасенко Володимир Миколайович

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Паулін Олег Миколайович
2. Паулін Олег Миколайович

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

**Власне Прізвище Ім'я По-батькові
голови ради**

Кондратенко Юрій Пантелійович

**Власне Прізвище Ім'я По-батькові
головуючого на засіданні**

Кондратенко Юрій Пантелійович

