Облікова картка дисертації

I. Загальні відомості

Державний обліковий номер: 0410U002324

Особливі позначки: відкрита

Дата реєстрації: 20-05-2010

Статус: Захищена

Реквізити наказу МОН / наказу закладу:

II. Відомості про здобувача

Власне Прізвище Ім'я По-батькові:

1. Побіженко Ірина Олександрівна

2. Pobezhenko Irina

Кваліфікація:

Ідентифікатор ORCID ID: Не застосовується

Вид дисертації: кандидат наук

Аспірантура/Докторантура: ні

Шифр наукової спеціальності: 05.13.05

Назва наукової спеціальності: Комп'ютерні системи та компоненти

Галузь / галузі знань: Не застосовується

Освітньо-наукова програма зі спеціальності: Не застосовується

Дата захисту: 14-04-2010

Спеціальність за освітою: 8.091503

Місце роботи здобувача: Харківська державна академія культури

Код за ЄДРПОУ: 30036001

Місцезнаходження: 61057, м.Харків, Бурсацький узвіз, 4

Форма власності:

Сфера управління: Міністерство культури і мистецтв України

Ідентифікатор ROR: Не застосовується

III. Відомості про організацію, де відбувся захист

Шифр спеціалізованої вченої ради (разової спеціалізованої вченої ради): Д64.052.01

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

IV. Відомості про підприємство, установу, організацію, в якій було виконано дисертацію

Повне найменування юридичної особи: Харківська державна академія культури

Код за ЄДРПОУ: 30036001

Місцезнаходження: 61057, м.Харків, Бурсацький узвіз, 4

Форма власності:

Сфера управління: Міністерство культури і мистецтв України

Ідентифікатор ROR: Не застосовується

V. Відомості про дисертацію

Мова дисертації:

Коди тематичних рубрик: 50.51

Тема дисертації:

1. Системні моделі проектування та верифікації вейвлет-перетворення стандарту JPEG2000

2. System models for designing and verification of JPEG2000 standard wavelet transformation

Реферат/анотація:

1. Об'єкт дослідження - процес проектування та верифікації вейвлет-перетворень у стандарті JPEG2000 за допомогою мов опису апаратури високого рівня. Мета дослідження - розробка системних моделей проектування та верифікації вейвлет-перетворення стандарту JPEG2000 для зменшення часу проектування компонентів цифрової обробки сигналів і підвищення виходу придатної продукції. Апаратура для досліджень - персональний комп'ютер, мікросхема FPGA Xilinx VirtexE-2000. Теоретичні та практичні результати: розроблено модель автоматичного генерування синтезованого HDL-коду за допомогою аналізу ліфтингових схем; розроблено модель верифікації і діагностичного обслуговування програмного коду системних моделей цифрової обробки сигналів для вейвлет-перетворення стандарту JPEG2000 на основі механізму асерцій; удосконалено системну модель арифметичного блоку вейвлет-перетворення для кодера JPEG2000; запропоновано новий метод логічного аналізу рядків і стовпців таблиці несправностей для пошуку одиночних та кратних дефектів на основі ієрархічної структури таблиць дефектів; удосконалено модель процесу верифікації проекту цифрової обробки сигналів для DWT-перетворення; виконана імплементація

модуля автоматичного генерування синтезованого HDL-коду за системною моделлю вейвлет-перетворення; розроблена модель арифметичного блоку вейвлет-перетворення для кодера JPEG2000 з раціональними і перевернутими раціональними коефіцієнтами імплементована в модуль цифрової системи на кристалі HES2000 (VirtexE-2000); програмно реалізовано модель процесу верифікації DSP SoC архітектури.

2. Research object - develop system models and verification model of JPEG2000 wavelet transformation. Research target is aimed to develop system models and verification model of JPEG2000 wavelet transformation to reduce design time of the digital signal processing components and improve production yield. Research apparatus: personal computer, micro scheme FPGA Xilinx VirtexE-2000. The main results are as follows: verification model for system models of digital signal processing for the JPEG2000 wavelet transformation on the basis of the assertion model; verification and diagnostic maintenance model for program code of DWT SoC; novel logical method for row and column multiplication based on fault detection table to detect single and multiple defects; hardware module of HDL-code automatic generation according to the system model of the wavelet transformation; system model of the arithmetic unit for the JPEG2000 real time wavelet transformation coder with quasioptimal characteristics in the format" DSP transformation quality - SoC hardware complexity"; a model of the arithmetic unit for the JPEG2000 wavelet transformation coder with irrational and flipping coefficients implemented in the functional module of digital system-on-a-chip HES 2000 (VirtexE-2000) with the pipeline architecture of computational processes managed by a specialized hierarchical automation on the basis of counting circuits. It allows three times increasing performance of data compression for DSP transformation.

Державний реєстраційний номер ДіР:

Пріоритетний напрям розвитку науки і техніки:

Стратегічний пріоритетний напрям інноваційної діяльності:

Підсумки дослідження:

Публікації:

Наукова (науково-технічна) продукція:

Соціально-економічна спрямованість:

Охоронні документи на ОПІВ:

Впровадження результатів дисертації:

Зв'язок з науковими темами:

VI. Відомості про наукового керівника/керівників (консультанта)

Власне Прізвище Ім'я По-батькові:

1. Хаханов Володимир Іванович
2. Hahanov Vladimir Ivanovich

Кваліфікація: д.т.н., 05.13.05

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

VII. Відомості про офіційних опонентів та рецензентів

Офіційні опоненти

Власне Прізвище Ім'я По-батькові:

1. Краснобаєв Віктор Анатолійович,

2. Краснобаєв Віктор Анатолійович,

Кваліфікація: д.т.н., 20.02.14

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Власне Прізвище Ім'я По-батькові:

1. Хажмурадов Манап Ахмадович

2. Хажмурадов Манап Ахмадович

Кваліфікація: д.т.н., 05.13.12

Ідентифікатор ORCID ID: Не застосовується

Додаткова інформація:

Повне найменування юридичної особи:

Код за ЄДРПОУ:

Місцезнаходження:

Форма власності:

Сфера управління:

Ідентифікатор ROR: Не застосовується

Рецензенти

VIII. Заключні відомості

Власне Прізвище Ім'я По-батькові голови ради	Бондаренко Михайло Федорович
Власне Прізвище Ім'я По-батькові головуючого на засіданні	Бондаренко Михайло Федорович
Відповідальний за підготовку облікових документів	
Реєстратор	
Керівник відділу УкрІНТЕІ, що є відповідальним за реєстрацію наукової діяльності	Юрченко Т.А.